



| Signal                  | 0 ns | 50 ns | 100 ns   | 150 ns  | 200 ns     | 238.179 ns | 250 ns |
|-------------------------|------|-------|--|---|------------|------------|--------|
| iv1[7:0]                |      |       |  | 75  |            |            |        |
| iv2[3:0]                |      |       |  | e   |            |            |        |
| iv3[3:0]                |      |       |  | a   |            |            |        |
| message[14:0]           |      |       |  | 7edc  |            |            |        |
| clk                     |      |       |  |   |            |            |        |
| init                    |      |       |  |   |            |            |        |
| rst                     |      |       |  |   |            |            |        |
| state                   | idle |       | init...  |   | processing |            |        |
| en                      |      |       |  |   |            |            |        |
| en_enc                  |      |       |  |   |            |            |        |
| en_msg                  |      |       |  |   |            |            |        |
| en_lfsr                 |      |       |  |   |            |            |        |
| nzc                     |      |       |  |   |            |            |        |
| lfsr1_out[7:0]          | 00   |       | 75 ba 5d 2e 17 8b 45 22 11 08 84 c2 61 b0 d8   |   |            |            | 6c     |
| add1_in[15:0]           | 0000 |       | 0075 ffba 005d 002e 0017 ff8b 0045 0022 0011 0008 ff84 ffc2 0061 ff00 ffd8           |   |            |            | 006c   |
| add1_out[15:0]          | 0000 |       | 0075 ffba 0017 0045 005c ffe7 002c 004e 005f 0067 ff00 ffeb ffad 000e ffbe ff96 0002 |   |            |            | 006e   |
| add1_reg_out[15:0]      | 0000 |       | ffba 0017 0045 005c ffe7 002c 004e 005f 0067 ff00 ffeb ffad 000e ffbe ff96           |   |            |            | 0002   |
| lfsr2_out[3:0]          | 0    |       | e f 7 3 1 8 4 2 9 c 6 b 5 a d  |   |            |            | e      |
| lfsr3_out[3:0]          | 0    |       | a d e f 7 3 1 8 4 2 9 c 6 b 5  |   |            |            | a      |
| mult_out[7:0]           | 00   |       | 0c 03 f2 fd 07 e8 04 f0 e4 f8 d6 14 1e f1  |   |            |            | 0c     |
| add2_in[15:0]           | 0000 |       | 000c 0003 fff2 fff5 0007 ffe8 0004 fff0 ffe4 fff8 ffd6 0014 001e fff1                |   |            |            | 000c   |
| add2_out[15:0]          | 0000 |       | 000c 0003 fff5 fff2 fff9 ffe1 ffe5 ffd5 ffb9 ffb1 ff87 ff9b ffb9 ffd7 ffc8 ffd4      |   |            |            | ffe0   |
| add2_reg_out[15:0]      | 0000 |       | 0003 fff5 fff2 fff9 ffe1 ffe5 ffd5 ffb9 ffb1 ff87 ff9b ffb9 ffd7 ffc8                |   |            |            | ffd4   |
| count[3:0]              | 0    |       | 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1  |   |            |            | 0      |
| a[15:0]                 | 0000 |       | ffba 0017 0045 005c ffe7 002c 004e 005f 0067 ff00 ffeb ffad 000e ffbe ff96           |   |            |            | 0002   |
| b[15:0]                 | 0000 |       | 0003 fff5 fff2 fff9 ffe1 ffe5 ffd5 ffb9 ffb1 ff87 ff9b ffb9 ffd7 ffc8                |   |            |            | ffd4   |
| debug signals           |      |       |  |   |            |            |        |
| clk                     |      |       |  |   |            |            |        |
| en                      |      |       |  |   |            |            |        |
| mi                      |      |       |  |   |            |            |        |
| agtb                    |      |       |  |   |            |            |        |
| ci                      |      |       |  |   |            |            |        |
| ciphertext_actual[14:0] |      | 0000  |  | 4000 2000 1000 0800 4400 2200 1100 4880 2440 1220 0910 4488 6244 3122 |            |            |        |